

(11)Publication number:

09-329807

(43) Date of publication of application: 22.12.1997

(51)Int.CI.

G02F 1/136

G02F 1/133

(21)Application number: 08-151338

G09G 3/36

(22)Date of filing:

12.06.1996

(71)Applicant:

TOSHIBA CORP

(72)Inventor:

OKUMURA HARUHIKO

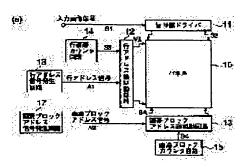
ITO TAKESHI **FUJIWARA HISAO**

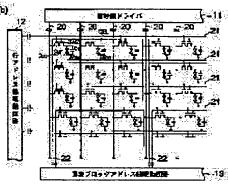
(54) LIQUID CRYSTAL DISPLAY DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To reduce power consumption by writing operation for a pixel which does not require write-in by selectively driving each one or every pixel block constituted of plural pixels out of the pixels arranged in a matrix state.

SOLUTION: Out of the pixels (liquid crystal cells) arranged in matrix form, an on-voltage is applied to each address line by a row address line driving circuit 12 and a pixel block address line driving circuit 13. In such a case, a picture signal from a pixel signal conductor 20 can be impressed only on the pixel where switching elements SW1 and SW2 are simultaneously turned on. In this device, a pixel block address line 22 is simultaneously applied to the switching element SW2 of every pixel in the pixel block per block unit to make it in an on-state, so that plural pixel blocks are optionally selected and the pixel of the block is controlled to be driven.





LEGAL STATUS

[Date of request for examination]

02.12.1999

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection

[Date of extinction of right]

Copyright (C); 1998,2000 Japanese Patent Office

BEST AVAILABLE CU

Japanese Laid-Open Patent Publication No. 09-329807/1997 (Tokukaihei 09-329807) (Published on December 22, 1997)

(A) Relevance to claims

The following is a translation of passages <u>related</u> to all the claims of the present invention.

(B) Translation of the relevant passages.

[Abstract]

[Means to Solve the Problems]

... wherein the display device includes:

first switching elements SW1 operating in accordance with signals from signal lines provided for and corresponding to respective pixels;

block selecting means 13 for dividing the pixels into blocks and selecting one of the blocks of pixels;

second switching elements SW2 operating in those pixels belonging to the block selected by the block selecting means so as to obtain pixel information for the pixels in collaboration with the first switching elements for a pixel display.

(51) Int CL.		裁別記事	广内数阻器中	P I			技術教示館所
GOZF		009		GOZF	1/136	200	
		5 5 0			1/133	550	
0600	3/36			0600	3/36		

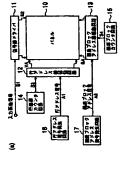
(全 18 里) 韓音道状 未建校 競校項の数4 01

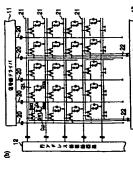
		苯		瑈	ᇼ		
000003078 株式会社東芝	神奈川県川崎市幸区場川町72番地東村 治彦	神疾川県鐵英市磯子区新磯子町33番地 式会社東芝生産技術研究所內	中華 星	神森川県横浜市磯子区新磯子町33番地 式会社東芝生底技術研究所內	建原 人男 抽名川県権政市理子区第48子町33条数	式会社東芝生産技術研究所内	弁理士 的位式 政部 (外6名)
(71) 出版人 000003078 株式会社》	(72)発明者		(72) 発明者		(72)発明者		(74) 代理人
特醒平8 -151338	平成8年(1996)6月12日						
(21) 出版番号	(22) 出版日						

被品数示数值 (54) (発明の名称]

「課題」 医消費電力化を図った液晶表示装置を提供する [57] [整約]

表表示を行うようにした表示装型において∬各個操毎に と、各面素毎に数けられ、前記プロック選択手段にて選 得して回来表示に供する第2スイッチング素子SW2 とを 「解決下段」表示領域内において複数の両基CEL をマト リックス状に配列し、行位置を遺状する信号線21と、勇 これらば号級により与えられる信号により各画茶の遊択 を行い、強択された面操に与えられる画案情報により順 それぞれ設けられ画楽毎に対応する信号線からの信号に て動作する第1スイッチング者子SWIと、各脳薬をプロ ック単位で分けると共にこのブロック単位で分けた画業 をブロック単位で一括して選択するブロック選択手段13 スイッチング素子とにより自画薬に対する画楽情報を取 方向に個々の回案情報を与える回案信号線20とを設けて 状されたプロック対応の回案において動作して前記第1





画業表示を行うようにした液晶表示パネルを用いる液晶 ックス状に配列し、行位置を選択するゲート線と、列方 向に関々の国著特徴を与える西諸信号級とを設けてこれ らゲート級により 与えられる信号により各両素の選択を 行い、強択された順素に与えられる前記画素情報により |請求項1] | 表示倒域内において複数の回案をマトリ 表示装置において、 前記各画楽毎にそれぞれ設けられ、画楽毎に対応する前 記ゲート嬢からの信号にて動作する第1のスイッチング

各画案をプロック単位で分けると共に、このプロック単 位で分けた過器をプロック単位で一括して選択するプロ ック選択手段と

イッチング珠子とにより自演者に対する脳素情報を取得 して阿潔扱示に供する第2のスイッチング素子と、を具 れたブロック対応の画素において動作して前記第1のス 各画素毎に数けられ、前記プロック選択手段にて選択さ 備してなる液晶表示数型。

ックス状に配列し、行位置を選択するゲート級と、列方 向に個々の画茶情報を与える画楽暦号線とを設けてこれ らゲート級により与えられる信号により各面素の選択を 行い、選択された厨屋に与えられる剛素情報により順業 **扱示を行うようにした液晶扱示パネルを用いる液晶扱**序 「請求項2】 表示領域内において複数の画素をマトリ

前記各画素毎にそれぞれ数けられ、画案毎に対応する前 **ポゲート様からのぼりにて動作する第1のスイッチング** 数値において、

この第1のスイッチング某子を介して与えられる自画素 供する整流素子と、概を取得して画素技術に供する第2 に対する国家特徴をレベルにより通過なれて産業技術に 「指米頂3」 表示領域内において複数の画素をマトリ のスイッチング素子と、を共偏してなる液晶液示装置。

らゲート級により与えられる信号により各回素の選択を ックス状に配列し、行位置を遊扱するゲート線と、列方 向に個々の町案情報を与える町素信号級とを設けてこれ 行い、 遠伏された西茶に与えられる画素情報を画茶対応 に設けた保持手段に保持してこの保持した両者情報によ り画茶表示駆動を行うようにした液晶表示パネルを用い る液晶表示装置において、

前記行位置を選択するゲート線と異なるタイミングで当 前記各國素毎にそれぞれ数けられ、國素毎に対応する前 接ゲート級と同一行位置を選択する第2のゲート線と、 記ゲート線からの信号にて動作する項1のスイッチング

スルに応じて国場と中方宣表表示に供する第一の整選法 この第1のスイッチング素子を介して与えられる自圃業 に対する阿森及宗情報をその國家表示情報の持つ信号レ

前記各面素毎にそれぞれ設けられ、画素毎に対応する前 記算2のゲート線からの信号にて動作する第2のスイッ この第2のスイッチング素子の動作時に前起保持手段の せて消失させる第2の整選案子と、を具備してなる液晶 保持する国表表が計数の持つ信息マベルに応じて放泊さ 表示装置。

に関わるゲート級と木平方向の遊択に関する信号級と前 [請求項4] ほぼ道交して配置された重直方向の選択 前記回录を選択するためのスイッチ接子を共留したアク Dゲート級と信号線が交遊した部分に配置された回案と ティブマトリックス型液晶表示装置において、

少なくとも前記信号線またはゲート線に前記画案を選択 する信号と画像信号が時分割で印加されることを特徴と する液晶表示装置。

[発明の詳細な説明]

[0001]

[発明の属する技術分野] 本発明は、複数の画案をマト リックス状に配列し、各画楽の駅動により表示を行うよ うにした画像表示用の液晶要示装置に関する。

[0002]

[従来の技術] 液晶表示装置は、薄型軽量で低電圧駆動 6.可能であるため、脳時計、電卓をはじめとし、ワード プロセッサやパーソナルコンピュータ、小型ゲーム機器 **等に広く川いられている。最近ではペン人力電子手帳と** してのニーズが高まり、携帯用端末機(PDA)への涤 吸が拡大している。

【0003】一方、マルチメディア化が適むにつれ複数 の間像の表示を、同一画面に行う必要が生じるようにな ると、液晶炎示数盤としては大岡面化及び萬精和化が糸 て、これに伴い、より高速動作が可能な1 Cの開発が必 件となり、情報はも増え、駆動周波数が高くなる。よっ

[0004] 更に、駅動局散数が高くなると一般的に消 陸電力の増加が開選となり、整帯川端末機(FDA)が は低消費電力化が当然のことながら、要求されるように 信池駅動となることから考えても、小型軽量化のために 以となってくる。

駅動方法としては、例えば、特開平3-271795号 公規開示の技術の如きが提案されている。この公報開示 [0005] この低消費電力化のための液晶表示装置の の駆動方法をここではマルチフィールド駆動法と名付け ることにする。

画像信号を書き込む場合、図13に示すように、行方向 き、走在されたアドレス級に接続されている横一列の全 ドレス級に接続されている同一行のスイッチング素子は [0006] 従来、マトリックス状に配列された過楽に ご配設された複数のアドレス線を、上から断に走在してい スイッチング素子がオンとなり、信号級からの倡号が前 **暮光極に書き込まれることになる。この場合、同一のア**

3

オン状態となり、同一行に配設された全ての画楽に所望 の信号を与えなけばならない。

いて同じ画像を表示する場合に、同一の画像信号を信号 **鼻に供給しなければならない。ただし、液晶の駆動方法** として極性を反転する必要がある場合、同一面像を表示 液晶が劣化しない条件内にあれば、駅動周波数をより低 め、「直茶についてみると駆動周波数がサブフィールド 【0001】つまり、粒フィールドと枚フィールドにお する場合においても、対向電圧に対し、極性の反応した 頭像ぼ号を加えることになる。しかし、これにおいても 退化できる。 前記マルチフィールド撃動においても、 複 数のサブフィールドにより1フレームを構成しているた の数だけ分倒され、低速化していることになる。また、 これによって消費電力を大幅に低減している。

ス線に関しては動画表示を行うために本来は駆動周波数 [0008] …方、被倡及示装陞の扱示画面を任意に関 域区分した、部分的にウインドウとし、このウィンドウ 内で動画を表示し、ウィンドウ外で静止画を表示すると いった表示形態をとる場合、ウィンドウ部分に相当する 関域を表示することになった画案が儲むっているアドレ を随くしておく必要がある。 [0009] しかし、従来のマルチフィールド駆動法を を近くすることから、駆動周波数が低くなったことによ 用いた場合、動画を表示する画案においては駆動周波数 る段像現象の発生を避けることができない。 【0010】また、近年においては液晶表示装置は、駆 動心上の低心圧化や駆動周波数の低減により、低消費電 力化されてきているが、さらに、低消費電力化できる構 いる (特別昭58・196582号公報または特別平3 - 77922号公園参照)。この技術を採用することに より、静止顕については、一度、表示信号を各画案に伝 **送してしまえば、その後はその画茶のメモリに保持され** 消費電力は理論上、極性反転のための消費電力だけにな ることから、静止面については、消費電力は"0"に段 造として、一面異毎にメモリを備えた構造が提案されて た信号で、その画案を常時表示すれば良い。そのため、 かなくほんさんせたいる。

砂屑像を表示する必要が耐大しており、しかも、その動 とから、画楽毎にメモリを持たせていても、そのメモリ と、コモン駆動回路14と側御信号発生回路15とを具 西塚は西米情報が違い遠域で迷め変化する画像であるこ には高頻度で画茶の信号を書き替える必要が生じる。そ して、このように高頻度で両者の毒き枠えを行うように 4に示す。図14の(a)に、液晶表示装置の要部の構 [0012] 液晶表示装置の臨路的な回路構成例を図1 に示すように、液晶表示パネル10と、信号線駆動回路 【0011】しかし、近年、マルチメディア化が進み、 収をプロック図で示す。液晶表示装置は、図14(a) 11と、ゲート級駆動回路12と、パッファ回路13 なると、従来と同様に大幅に信力を消費してしまう。

[0013] 液晶表示パネル10は、図14の (b) に 示すように、複数個の微小な液晶表示セルCELをマト リックス状に配数したものであり、それぞれの行単位で 庁駆動川の行走査線しa1, La2~Lunを、そして、州市 位でそれぞれ画案信号線Lb1, Lb2~Lbnを配してあ

り、各液晶表示セルCELはそれぞれ対応の行走査線に よりスイッチSWが慰動されて、直来信与線からの直接 信号が対応の液晶表示セルCELに印加され、画素表示 される構成である。

の印加電位と、コモン電源(共通電影)VCOM 電位との 亀位差分の電位が加えられることにより、その電位対応 [0014] 液晶表示セルCEしはこの画楽信号扱から に國素徴度を変化させる。

なっている。なお、原御信号発生回路15は表示動作に 必要な各種の制御信号を発生して各部に与え、所要の動 作を行えるように制御している。また、各液晶表示セル り、このスィッチSWはそれぞれTFT(海膜トランジ スタ)で構成されていて、そのゲート端子は対応する行 の行走査録しal(~Lu2~Lum)に接続され、当該行走 bl (~Lb2~Lbn) と液晶表示セルCELとの間にソー り、これはコモン慰動回路14により発生されるように た、各スイッチSWはそれぞれ対応の列の面素信号級し ス・ドレイン間を接続して倡身線駆動回路11の出力を **仮品表示セルCELに与えることができるようにした構** [0015] コモン治数VCOM は共通信信の治数であ CELに対応して、それぞれスイッチSWが設けてあ **並級の信号によりオンオフ制御される構成である。ま** 成である。

ol, La2~Lanに駆動信号を与えて行単位で各液局扱示 4え、当該スイッチSWを駆動制御するためのものであ 【0016】ゲート級駆動回路12は順次、行走査線L セルのスイッチSWを構成するTFTのゲートに信号を

路12は重直方向に配列した全行走在線しal, Lu2~L [0017] このような構成において、ゲート級昭動回 mを走査する時間周期でゲート級駆動はりをGI, G 2, G 3, ~G m に既に発生する。

mの川力端子は行対応にその該当の行走査線 Lal, La2 ~Lanに接続されており、従って、当該ゲート級財動信 身が発生された行走査算において、その行に接続されて 【0019】一方、順條信号がパッファ回路13を介し 【0018】ゲート複製創信号G1, G2, G3, ~G いる液晶セルの各スイッチSWがオンオフ側御されるこ とになる。このようにして、ゲート爆撃動回路12によ り、各行走並線が順改走査されることになる。

て信号線駅動回路11に与えられ、倡号線駅動回路11 では、行走資格の走在に対応して、その走在中の行の各 は本の状態を血像信号対応に関節すべく、その走代中の 行の各画線の表示信号がそれぞれ各画案対応に出力さ

れ、この各表示信号が各画案位配対応に配された画案信 号級しbi, Lb2~Lbnに出力される。

力等価容量をC₁、サンプリングクロックに関する入力 等価容品をCCK、画像のサンプリング周数数を fs 、ラ

3

ッチ回路准置出圧をV」でそれぞれ表すと、以下のよう

行対応の液晶セルの各SWがONすると共に、信号級駆 動回路11からの上述のような制御により、走査中の行 の各個某対応の表示信号を与えることで、表示画像の内 容材心の表示信号が画素信号数1.bl,Lb2~1.bnを介し て入力され、コモン駅動回路14から与えられるコモン **加丘との電位差分の池圧が、液晶セルCELに印加され** 【0020】図14 (b) に示す如き、液晶パネルにお いては、行心性級の信号をONすることによって、その

に、基本的に、信り線製動回路、パッファ回路、制御信 **り発生回路、コモン駆動回路、ゲート線駅回路に分けら** れる。以下、それぞれについて詳細に述べる。 信号級駆動回路は、信号級を駆動するための駆動してで ディジタル式とアナログ方式に分けられるが、一般にO A画像がディジタルであることから、整合性の良いディ ジタル式について消費電力を検討する。

り、倡号により内部の周波数が異なるが、主に画像のサ ンプリングクロック fs に関係する消費電力が重要なフ ァクターと考えられる。ゲートアレイ全体の最大消費電 ${\it 17P}_{
m ga}$ は、クロック ${\it 1s}$ に関する回路の等価内部容量を

制御信号発生回路は、基本的にゲートアレイ化してお

 $P_b = (2 C_{bc} + C_{bp}) * f_s / 2 * V_b$

[0028]

うになる。

[111] 制御信号発生回路

サンプリング時間を決めるシフトレジスタ、ディジタル 信号をラッチするラッチ回路、このラッチ回路のラッチ したディジタル信号をアナログ信号に変換するロノA変 換回路、信号線を駅動する川力バッファからなる。

ラッチ回路の最大消費化力P1 は、順像信号に関する人 【0025】ここで、消費電力を決める要因は、ラッチ 回路と出力バッファであるので、この2つのみ考える。

[iv] コホン緊急回路

コモン駅動回路は、コモン容量Cc を駆動するためのも めで、コモン駆動回路の最大消費電力Pe は、コモンの 財動間改数を「c、コモン財動回路の追離信託をVcで コモンの慰動周波数 Le は水平駅動局波数 Lh の半分で 表すと、以下のようになる。なお、コモン反転の場合、

[0030] $P_c = C_c * f_c * V_c^2 \cdots (5)$

ゲート後期金号

ゲート線展動川路は、ゲート線の容量に。 を駆動するた

 $/2 + (2C_{bc} + C_{bp}) * f_s / 2 * V_b ^2 + (2C_{gnc} + C_{gap}) * f_s / 2$ $\begin{array}{l} P_{u11} = P_1 + P_{ob} + P_b + P_{gn} + P_c + P_g \\ = (C_1 + 2C_C)K) * f_s / 2 * V_1^2 - N_b * C_s * f_b * V_s \end{array}$

 $P_{all} = (C_l + 2 C_{CX} + 2 C_{bc} + C_{bp} + 2 C_{gac} + C_{gap}) * (I_s / 2)$

て画業表示がなされる。

Css、水平駆動周波数を「h、水平の面楽数をNh、信

号線電圧をVssでそれぞれ要すと以下のようになる。

 $P_1 = (C_1 + 2C_{CK}) * f_s / 2 * V^2 \cdots (1)$

[0026]

IIIカバッファの最大消費電力Pobは、信号線容量を

一ル回路)の消費電力が、どの様な製因で決まるかを検 よる消費費電力については当該モジュール回路の消費電 [0021] ここで、液晶表示装置の駅動回路 (モジュ **計する。なお、ここでは直流的に流れるパイアス岩流に** 力には含めないものとする。

パッファ回路は、入力のディジタル信号を受けてノイズ 除去や波形整形をして信号級駆動回路に安定な信号を供 拾する部分で、省略される場合もあるが、基本的に必要 であるので考慮しておく。パッファ回路の最大消費電力 Pb は、クロック「s に関する回路の人力等価容量をC bc、頭像信号に関する回路の人力等価容益をCbp、バッ ファ回路の遺類電圧をVb でそれぞれ扱すと、以下のよ

Pob=Nh *Css*fh *Vs 2 /2

[0027]

[ii] バッファ回路

[0022] 液晶及示装置の駆動回路は上述したよう

[0023] [i] 信号線彫動回路

[0024] ディジタル式の駆動 | Cは基本的に信号の

Pga = (2 Cguc + Cgap) * f s / 2 * Vga2

€

Snp 、ゲートアレイの電磁化圧をVguでそれぞれ表す

と、以下のようになる。

Cgac、回俊信号に関する回路の入力等価容配をC

ゲート級の射動局数数を「g、ゲート線駆動回路の電離 出EをV。で及すと以下のようになる。なお、ゲート線 かめもので、ゲート級駆動回路の最大消費電力P_g は、 の場動周波数「g は、通常、水平駆動周波数「h であ

(9) ... [0031] Pg = Cg * fh * Vg [vi] 回路全体の消費電力Pall

以上より、回路全体の消費電力Pall は、以下のように

[0032]

*Vga2 +Cc * (c * Vc 2 + Cg * fh * Vg (ここで、コモンは…在位のEでNh * Css>> Cg とす)

Ė

) $*V^2 + N_h *C_{ss} * \{f_h / 2\} *V^2$ $=P_{a|l}$ (C, (, v)

ろ。ここで、上記容量Cはデバイス構造、また、上記電 び液晶パネル構造で決まってしまう。しかし、周故数! となり、容量のと影動周波数!(水平周波数と画像のク ロック間波数)とディジタル系の電敵iduEVの関数とな Ji:VItプロセスおよび液晶のV・T特性など、I Cおよ は画像の木平走査局被数やフリッカ特性など、ソステム 及び両質から決まってくるもので、駆動法により下げる

 $_{\rm gl}$ 、 $_{\rm Cg}$ を駆動するために、それぞれ $_{\rm Sigf}$ $_{\rm V}^2$ 、 C $_{\rm gl}$ $_{\rm V}^2$ の電力が消費される。この電力消費分は被晶セル CELの表示に直接的に寄与するものでないから、損失 [0033] 次に、液晶パネルの消費電力がどのような 8因で決まるかを検討する。液晶パネルは、基本的に図 によってそれぞれ面像信号と走査信号が伝達され、画条 14に示すように、順楽信号線と行走査線 (ゲート級) 表示される。この時、面素信号線と行走査線の容量に

[0034]これを低減するには容量C、周波数1、電 IFVを下げる必要がある。そして、静止面であれば、周 **道宏、これを"O"にすることはできないし、複雑な順** 像であれば各液晶セルCELの表示濃度が頻繁に変わる ことになるので、そのための駆動する電力も増加してし 波数 「を"0"にすることができるが、動画であれば、 まうという周辺がある。

[0035] 先に提案されている画案メモリ付きLCD は、スイッチSWを介して街た表示信号を当該回案メモ リに保持させ、このメモリ内容を用いて画案の表示に供 に、財動局被数「や静的消費性力を低減する効果のある 慰動局改数「を上げる必要があり、そのために全体の消 技術であるもの、動画表示に供される場合には、当然、 するものであるが、これは静止画像表示に供する場合 作権力は増加してしまう。

[9600]

液晶表示装置では、表示画像の表示信号を画案毎に保持 と、静止両表示に供する場合に、駆動局裁数「や静的消 作出力を低減する効果が開除できるが、動画表示の場合 [発明が解決しようとする環題] 以上のように、従来の にそのような消費化力低減効果が全く期待できないとい できるようにした面深メモリ付き液晶表示装配とする う問題があった。

TV、携帯電話、電子手模、ゲーム機などのような携帯 **強器に用いられることが多いから、消費電力の問題は解** 【0031】特に近年のように、マルチメディアの設通 に伴い、動画表示は必須の要件であり、また、液晶表示 数徴は、ノートパンコンや、ヘンディターミナル、映作 次しなければならない大きな課題の一つである。

【ロロコ8】従って、本館明は、マトリックス状に配列 した画表のうち、書き込みを必要としない画義への書き

[0039] また、本発明は、マトリックス状に配列し た回来のうち、歯き込みを必要としない回案への事き込 からなる画案プロック毎に選択駆動する表示方式におい 込み動作による消費電力を大幅に低減することを目的と 4動作による消費電力を大幅に低減することを目的とす る。また、本発明は、個々の回案もしくは複数個の画案 て、アレイ構成を変えることにより、アドレス線の配線 数を減らすことを11的とする。

により表示装置のサイズが開脳となる場合に、より狭鎖 [0040] また、本発明は、列アドレス線駆動回路と 信号線ドライバを表示面に対し、同じ側に配置すること 操化を可能にして扱示面積を広く確保できるようにする ことを目的とする。

るフリッカが生じる場合に、隣接する回案間で極性を異 [0041]また、本発明は、極性反転を必要とする液 晶材料で、番き込み極性により輝度差があり、それによ ならせることによりフリッカを補償し、画質を改造する ことを目的とする。また、本発明は、谐き換えを行わな い回案について、信号線ドライバへのクロックを停止も しくは低温化することができるため、信号線ドライバで の消費電力を低減できる。

[0042]

【課題を解決するための手段】本発明においては、表示 と、位記・回案に対し少なくとも2の以上のスイッチン 前記信号級に画像信号を供給する信号級ドライバと、前 記し回表への書き込み動作を側御する少なくとも2本以 上のアドレス線と、複数の前記アドレス線に走査信号を **供給するアドレス級駆動回路とを有し、走査信号に従っ** に悩々の画楽もしくは複数値の画法からなる画法プロッ **グ案子と、前記1回案へ画像信号を供給する信号線と、** 領域内においてマトリックス状に配列した複数の画素 ク毎に選択駆動することを基本的構成とした。

[0043] そして、第1には本港明は、マトリックス 状に配列された複数の画茶は、1 画米内に少なくとも2 **つ以上のスイッチング業子と、前記スイッチング業子を** 別海するためにそれぞれ走査線 (ゲート線) が配設され ており、点査機より前記のスイッチング案子にONWJE が印加されることによって、信号様より画像信号が印加 されることを特徴とする。 [0044] これにより、個々の画茶師もしくは複数鋼 の固味からなる国味ブロック毎に任意題状を行うことが できる。第2には本発明は、マトリックス状に配列され **が記スイッチング素子を制御するためにそれぞれ。 位数** 5元改されており、走査級より前記のスイッチング素子 KON心圧が印刷され、整選者子に加わる山田県係によ た複数の直接は、1回案内に少なくとも20以上のスイ ッチング森子と少なくとも1つ以上の整道森子を有し、

って回来直極地位を変えることができる。

号を供給する共通の信号級と、確記は号級に画像信号を 供給する信号線ドライバと、前記スイッチング案子にO NもしくはOFFとなる心圧を印加する異なる走査線お よび礼圧供給のためのアドレス模型動回路とを作し、失 において、第1のスイッチング素子のゲート電極は前記 アドレス線に接続し、第2のスイッチング表でのゲート 第1の整武素子に接続され、第2のスイッチング素子の ドレイン電極は第2の整流業子に接続し、それぞれの整 とることによって、画楽単位での書き込み選択および印 【0045】新3には本種明は、マトリックス状に配列 された複数の画様は、面部「画茶に対し、20のスイッ チング者デと、2つの物消者デと、同記1回者へ周領信 々の回案を駆動する第1および第2のスイッチング楽子 省極は前記ゲート線とは異なるゲート線に接続し、第1 および第2のスイッチング案子のソース出版は前記信号 線に接続し、第1のスイッチング素子のドレイン指摘は **光楽子のもう一端がともに国業電極に接続される構成を** 加する画像信号の制御を行うことができる。これにより 回案単位での書き込み制御を行える。

丘いに直交した複数のアドレス線と、列方向に配設され トリックス状に配列された複数の画素は、前部画業に画 号を供給する信号線ドライバと、失々の画案を遺択する た複数の前記アドレス線に走査信号を供給する列アドレ ス線駆動回路と、行力向に配設された複数の前記アドレ ス級に走査信号を供給する行アドレス級駆動回路とを有 おいて、前記列アドレス線と信号線の長さを変えること **におられ、室水浜に5巻パッド等カ処とドレス巻パッド** 部を描一列ではその周隔を維持できない場合に、前記パ 側に配置し、同一のテーブキャリアバッケージ上に実数 【0046】第4には本語明は、表示領域内においてマ 做信号を送信する複数の信号線と、前記信号線に画像信 し、國家毎に選択走査することを可能にする表示方式に ドレス級駆動回路と信号級ドライバは及示面に対し回じ ッド部の位置を横一列としないことによって、前記列ア することを特徴とする。

って、極性が異なることで画家の脚度が異なる場合にお いて、解接する画家用で極性を反抗させることでフリッ [0047] 類5には本籍則は、隣接する國家間におい て書き込みの極性を同…もしくは同一としないことによ カを前的することを特徴とする。

タを記憶後、一括して信号線へ画像信号を出力する表示 [0048] 郑6には本発則は、1ライン分の画像デー 方式において、暮き換えを行う両素のアドレスに合わせ る、もしくは毒き換えを行わない場合には、クロックを てクロックを変換するため、クロックの掲載数を下げ 停止することを特徴とする。 [0049] 第1の本種別によれば、マトリックス状に **配処した個々の両体もしくは複数個の間深かられる**画派 ブロックにたいして、遊状的に駅動することができる。

との遊択が行えるため、苗き換えを必要としない順義夫 ロロがし、信号を出力する必要が無くなり、消費電力を 東らずことができる。例えば、ウィンドウ茲示を行う茲 **示方法において、動画と静止画が同一画面に同時に表示** する必要がある場合、動画を表示する画案と静止画を表 示する画案とをそれぞれ別に選択駆動できるため、静止 **超を表示している回案については画質劣化が視覚特性で** 規認されない領域まで駆動網波数を下げることが可能と t面米ブロックと、行わない画来もしくは面米ブロック これにより、1フレーム中で沓き換えを行う脳茶もしく なり、消費電力を大幅に低減できることになる。

【0050】第2の本発明によれば、マトリックス状に **5月のした回来に対して、回来内に放送米子を有し、信号** 川のスイッチング素子がON状態になった場合において **、の書き込み動作を制御できる。これにより例えば従来** も、信号級に加える電圧によっては整成素子により、非 尊通状態になるため、脳楽覚極への信号書き込みが行わ れないようにすることができる。よって同じ走登線に配 改された何素間においても選択的语き込み動作を行わせ ることができる。この場合、書き換えを行う画条につい ては前フィールドの画像信号をリセットする動作が必要 となるため、画案内に有する別のスイッチング基子を介 **なと訓味:11を聞に配置することによって、信号数と調味** も、信号線出位と回案出極電位の池圧関係によって画案 のように列方向に配列された画案に対して走査線にON **街圧が印加され、一括して選択されていた場合において** して衈楽電極と対向電極電化を一致させる手段をとるよ うにすることもできる。

チング素でを2つ、整流素子を2つ有し、前組スイッチ ング基子を制御するための志在線が、何方向に配列され た画素に対し2本配数され、前記走査線の選択する位相 を異ならせるとともに、信号線電位と画素電極電位の電 日関係によって画楽への抜き込みおよび消去動作を前御 できる。この場合、整選素子が単値となる方向はお丘い **筺級にON道圧が印加され、一括して選択されていた場** [0051] 第3の本第則によれば、1両案内にスイッ 例えば従来のように列方向に配列された画業に対して赴 合においても、信号級に加える池圧によっては整成素子 により、非導通状態になるため、回素電極への信号書き また、この場合2本の走査線が列方向のみに配列されて いるため、行アドレス模型動回路のみによって実施でき ろもしくは犬々の行アドレス級駅動回路を片開に設置で きるパネル構成がとれるため、ドライバが増えることに に反対方向となるように配設されている。これにより、 込みおよび消生が行われないようにすることができる。 よる前縁サイズが大きくならない。

[0052] 街4の本発則によれば、伯託列アドレス袋 と信号級の長さを変えることによって、前記列アドレス 段に締むっているパッド部と従与核に揺むっているパッ ド部とを異なる段に配置することで、各パッド部間のピ

9

[0054] 郊もの本穂明によれば、顕柔への書き換えを行わない超波が存在する場合に、信号級へのクロックを存止する。もしくは書き換えを行う顕素のアドレスに合わせてクロックの周波数を低くすることができるため、諸母級ドライバでのクロックによる消費能力、また、過級データをシフトさせるために消費する私力を低減する。

[0055] [毎明の実施の形態]以下、本発明を具体例を参照して記述する。はじめにマトリックス状に配列された複数の関係のうち、歯々の國際存むしくは複数機の超級からなる國案でフェック値に、任意強択駆動を行う方式の液晶炎が製配を設別する。

[0056] (第1月体例)第1の具体例は、複数の回業をマトリックス状に配列した構造の画像表示出液晶设 示装置において、複数の画業のうち、個々の回案符もしくは複数的の属素からなる関素プロック符に、低意数形型的を行うようにして低声技術力化を図るものである。 [0057] 図1(a)は未発明の第1月体例に係る被出表示は実置の要のである。 (b)は、各両案信に観択するための液晶パネルのセル体成を示してある。本具体例の液晶表示数型は、返1(a)に示すように、液晶表示パネル10と、信号数ドライバ11と、行アドレス数型動回路12と、行画素カウンタ回路14と、行了ドレス数程等程生回路15と、加量米ブロックアドレス数程等配出のよう。

回路 1 7 とを見留する。 [0058] また、図1 (b) には、各國者はに遊択するための液晶パネルのセル構成を示してある。 図2 (a) には、行アドレス整際動回路 1 2 での処理が改き (a) には、行アドレス整際動回路 1 2 での処理が改き [0059] ここで、信号線ドライベ11は人力画像信

号を受け、行アドレス級の走査に対応して、その走資中の行の各国業の状態を固像信号対応に制御すべく、そのの行の各国業の状態を固像信号対応に制御すべく、その地数中の行の各国業の投示信号をそれぞれ各国業対応に 出力するもので、この各表示信号が各国某位置対応に配された国業信号級20に出力される。

【の060】液温炎示パネル10は複数の固満をマトリックス状に配列した直像表示用の液晶パネルであり、この液晶炎示パネル10は図1(b)に示すように、行が向に配数を低圧して複数の行アドンス線21が、そして、列方向に配数を延出して複数の面兼活等線20が、それぞれ乱されている。そして、行アドレス線21と超減14線20で国産れる関係が超るの過減となる液晶をルCEしを構成している。

【0061】 各液品セルCELはTFT(海豚)トランジメタからなる第1のスイッチング深イSW1と、面でくTFTトランジスタからなる第2のスイッチング共イスFFF・デンジスタからなる第2のスイッチング共イSW2と、液路CLと、谷घС。とからなる。本具体密においては、画面を複数密域に分割し、現象は右部域単位行うようにしたプロック駆動方式としてある。

性において視認される領域に入らないようにすることで

面質を十分維持できる。

[0062] 第1のスイッチング基子SW114、そのケートがその液晶セルCELの経境位置対応の行アドレス 線21に接続され、また、ソース・ドレイン回をその液 出せルCELの経域位置対応の信号線20と第2のスイッチング基子SW2のソース・ドレイン回を介して液晶 CLCの駆動電面に接続される構成としてある。液晶は整動机械とこれに対向する対向低速との間に液温材料を挟んだ構成であり、液晶CLCも同葉の構造になっている。 はって、対向电道に共通電低Vcca を印加できるようにすると共に、液晶CLCの壁動低極限と対向低速回と対向低速回との間に高回な過に、流温CLCの壁動低極限と対向低速回との間に高回な温C、が介化する構成としてある。

【の063】また、第2のスイッチング者子SW2のケートがその液出セルCELが所属するブロックの直接プロックアドレス線22に接続される。また、回来プロックアドレス線22に消乱プロック単位で配線されてい

【0064】行アドレス級収割回路12は行アドレス級収割回路12は行アドレス級収益用のほ号を発生するためのものであり、この行アドレス級線動回路12は複数本ある各行アドレス級21対応の出力端子と右右ていて、この出力端子に各行アドレス級81は順に接続されて行アドレス信号を与えられる桶収である。

【0065】行画某カウンタ回路14は動画像のフレーム表示慰却に対応して画像が表示されるように、行画素位置を管理するためのカウンタでもり、この行画業カウンタ回路14では、液晶炎示パネル10のマトリックス対応するアドレス験を全て緊急するのに要する時間(通常、1フレーム)毎に、スタート信号S3が発生られ、コアレームの期間に解に各にが出力路子を一選するかたちで当該各出力路子から信号(17アドレス信

号)がそれぞれ単独出力されるようになっている。

(0066) 行アドンス信号発生回路15はフレーム技術制御に対応したタイミングで位配フレームの期間に全ての行を施に1行すつ建設することができるようにした行アドレス信号を発生する回路であり、この行アドレス信号発生回路15では、行に対して配設したアドレスを建設と進するための信号、行アドレス信号へ1が発生を書きるための信号、行アドレス信号へ1が発生

【のの67】ここで、本具体例における行アドレス信号 発生回路16での処理方法は、1フレーム(1校のフレーム回像)を複数のサブフィールド応分割することにより、駆動周載数を下げるマルチフィールド原動法で適用されているように、道収を行う超素が偏わっている行子ドレス線についてのみと査が行われる。なお、マルチフィールド駆動法はよく知られている技術であるため、その詳細な復別はここでは省略する。

【0068】 前記行アドレス模型動図路12は行函業カウンタ回路14からのスタート信号S3と画案プロックカウンタ回路16からの行アドレス信号A1と、画業プロックアドレス信号を発売した。回議プロックアドレス信号を発売回路17からのアドレス信号A2と同様が日本をからて、この行アドレス模型動団路12には、シフトレジスタが小銭されており、スタート信号S3を行方向に1米平期間係にシフトしていく。行アドレス線と同じに1米平期間係にシフトしていく。行アドレス線と12に1インA2ンVAE、2014は1、メタート信号S3と行方で1、VA2ンVAE、2014は1、メタート信号S3と行方ドレス信号と3と行うでドレス信号との過程値によって行われる。

【0069】 図2 (b) には、顕素プロックアドレス級 場場回路 13 での処理が指を示してある。ここで、質素 プロックカウング回路 16 では、プロック単位で配設し ている顕素に対応するアドレス験を全て契約するのに要 する時間(通常、1 本半時間)毎に、スタート信号 3 4 が独せられる。資素プロックアドレス信号 3 位 では、競技する調素プロックアドレス信号 2 位 では、競技する調素プロックアドレス信号 2 位 では、競技する調素プロックドレス信号 2 位 を設め点 在するための信号、顕素プロックアドレス信号 A 2 が独せられる。

[0070] 面番ブロックアドレス信号発生回路17で の処理方法はどのようなものであっても良いが、1 木平 画像 (1 水平ライン分の画像) を複数のブロックに分類 しているため、単動超数数は低い。 画本ブロックアドレス砂路動画路 13には、シフトレジメタと、それぞれのアドレス線に対応したデータメモリと、マルチブレクサとを外端しており、スタート信号S4をシフトしていき、 画本ブロックアドレス信号A2・マルチブレッサ 行われた結果が、前面データメモリに記録される。データメモリ内では、 頭本ブロックアドレス信号A2・マルチブレッサ がモリ内では、 四本ブロックアドレス線BA1, BA タメモリ内では、 四本ブロックアドレス線BA1, BA 2、BAE、のヴェト信にの川力を確実する情報が記述される。 データメモリんでは、 ロ本ブロックアドレス線BA1, Gaillandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallandallanda

[0071]図1(b)には、各面雑毎に遊択するための液晶技術パネル100セル構成を示してある。上述したように基本的なセル構成は、液晶Cしと、補助容量Csと、スイッチング業子SW1はよびSW2よりなる。そして、スイッチング業子SW1は行アドレス線21に接続しており、スイッチング業子SW2は画楽プロックアドレス線22に接続している。

[0072] そして、前記行アドレス秘密動回路12から行アドレス線21を介してON (オン) 街后所印刷された場合に、この行アドレス線21にゲートが接続されているスイッチング※十5W1はオン状態になり、順メブロックアドレス線22を介してON (オン) 乱圧が印刷された場合に、この直案プロックアドレス線22を介してON (オン) 乱圧が印刷された場合に、この直案プロックアドレス線22にゲートが接続されているスイッチング楽子SW2はオン状態になる。

(0073) これにより、複数もを関係 (液晶セル) のうち、面は行アドレス磐壁製団路12と直米ブロックアドレス線壁製団路13に不能活金アドレス線にON (オン) 街にが印刷され、スイッチング業子SW1およびスイッチング業子SW2が回路にひる、面深に等級20からの面像信号が印刷可能になる。 顕素プロックアドレス線22は直珠のプロック 市位でそのプロックドラスをひつかっかにでき、超数ある選米ブロックについて、各國米ブロックに同じ、各世代のアクリーシの国家を開墾可能な決額にするといった国場を行うことができる。

【0074】そして、スイッチング菓子SW1およびスイッチング菓子SW2が同時にON(オン)となった商業について、回来信号級20からの面像俗号が印刷された段階でこれらスイッチング基子SW1およびSW2を介してその面繰り容和C。にこの画像信号が利用されて保持され、この保持された画像信号が液晶C。に印刷されて以後、再き替えが成されるまで、この容量C。に保持された画像信号が液晶C。に印刷されて以後、再き替えが成されるまで、この容量C。に保持された画像信号で液晶CLでを駆動して表示にはすることになる。

【0075】そのため、複数ある面案プロックのうちの、表示内容の店を持えの必要なプロックについてのみ 単動可能な状態にすることができて、他は駆動しないことにより、動画像表示を低消費電力で支援をさるように [0076] 図3は継続3両者を1プロックとした場合を例に、一例としての動作を示している。図3 (a) には、本具体例における各部の信号後形を示す。また、図3 (b) には各画薬のアドレスを示すともに、図3 (c), (d) には前記 (a) での信号数形での (b)

における各産素ものスイッチング結果を示す。 【の07】 超で直案アドレス Pxi, yj はX行Y例のマトリックスにおけるXi ffYJ 例目の直縁を示し、Xi tijアドレスに、Yj は例アドレスに相当している。こ

8

れより、行アドレスVAと列アドレスBAの論単掻によ **して、<u>国</u>禁のスイッチン**グが問御される。

[0078]また、本具体例においては模倣3回案ずつ と直米プロックにして、河へトころが、プロックの公室 這…でなくしても以く、1 置述以上のアロック単位が在 貸に定めることができる。さらに、プロック選択の利点 としては、動画の圧動伝送力式として標準化されたMP 5法については、各プロック毎で国装数を同一としても i:GIやMPI:G2とのマッチングの良さがあげられ

2 単位で行われる。従って、阿素甲位に強択できたとし ても伝送されてくる情報はプロック単位となるため、有 めに情報を利用できない。よって、伝送されるプロック また、ブロック毎にアドレス線を配散できるため、複数 **列でブロック化することによって、パネルのアドレス線** 【0019】0まり、MPEG技術では、画像を8×8 it、これら8×8や16×16(16×8)参のブロッ の大きさに合わせたブロックで区切ることが望ましい。 や16×16(16×8) 毎のブロック単位で分越し、 動きの"ある"、"熊し"の判断と圧縮処理について 故を少なくすることもできる。

ドレス模型側回路中に国家プロックアドレス模型側回路 [0080] これにより、図4に示されるように、行て と同様の閾値をもたせることによって、ドライバ数を増 やさないようにすることができる。

紀列された複数の国法をブロックに区分して、各ブロッ る構成としたことにより、低消費化力化を図ることがで 【0081】以上、第1の具体倒は、マトリックス状に ク毎に駅動制御可能にして耐像の書き枠えの必要のある アロックについて動作させ、他は動作させないようにす きるようにしたものである。 [0082] 両俊信号を記憶する記憶保持手段である谷 はC。を画案毎に改けた液晶表示装置において、谐き替 谷によき替える構成とすることによって庇治費電力化を **えの必要な直承に対してのみ、与えられた国像信号の内** 因ろ何を次に第2以体例として説明する。

松光光子を行し、声記スイッチング素子を制御するため にそれぞれ走査媒が凡扱されており、走査線より前記の スイッチング素子にON街正が印加され、整道素子に加 【0083】 (類214体例) 類2の14体例は、マトリッ クス状に配列された複数の面水は、1回泳内に少なくと も2つ以上のスイッチング素子と少なくとも1つ以上の リる。山田国第によって盧索山東省にを変えることができ ろようにするものである。

[ロロ84] ここではマトリックス状に配列した両者に なった、真は左に転曳法でかたつ、伝が探り真は治療団 **ゲボナがON状態になった場合においても、信号製造位** と西は古墳石位の位に国保によって自体への古を込み動 作を制御できるようにする。これにより、例えば従来の **に気気からいかにせった、伝がなり星球型のスイッチン**

6、倡号線に加える電圧によっては整流楽子により、非 英語状態になるため、画案化極への信号書き込みが行わ ように列方向に配列された画楽に対して起資級にON配 れないようにすることができる。このようにすることに よって、同じ走査後に配数された西米国においても遊択 的おき込み動作を行わせることができるようにして低消 圧が印加され、一括して選択されていた場合において

遊択駆動を行うものであり、図5に示す如きの構成を琛 【0085】詳細を説明する。第2の具体例は、マトリ ックス状に配列された複数の画茶のうち、個々の画茶も しくは複数値の画楽からなる画楽プロック毎にリセット パルスを印加後、行方向に配列された画派に対し、任意

起列した構成の液晶表示パネル50と、信号線ドライバ [0088] 図5においては本税則の第2具体例に係る 液晶表示装置の要節の構成を示してあり、本具体例の液 **樹表示裝置は、図示のように、複数回案をマトリックス** 51と、行アドレス級駆動回路52と、行画案カウンタ 回路54と、行アドレス線信号発生回路55と、リセッ ト信号級駆動回路53と、リセットカウンタ回路56 と、リセット信号発生回路57とを具備する。

成は、液晶Clcと、補助容量C。と、スイッチング素子 【0087】図5 (b) には、各画条毎に選択するため の液晶パネルのセル構成を示してある。基本的なセル構 SWIおよびSW2と、敷洗者でDIからなる。

【0088】そして、スイッチング恭子SW1はそのゲ --トを行対応にそれぞれ改けてある行アドレス級5.8に り、また、信号線ドライバ51から列対応にそれぞれ数 けた脳系信号級における自己脳条対応の脳楽信号級とダ イオードDIのアノード国との回を、当様スイッチング 者子SW1のソース・ドレイン囲む投続してある。そし て、ダイオードD1のカソード国は液晶CLCの駅動范域 **おける自己直体対応の行アドレス様58に接続してお** に接続している。

との国に液晶材料を挟んだ構成であり、液晶Clicも同様 com を印加できるようにすると共に、液晶でLCの脳動造 属間と対向遺極間との間に補助容量で。 が介化する構成 [0089] 液晶は緊動電極とこれに対向する対向電極 の構造になっている。従って、対向電極に共通電位以V

【0090】スイッチング深子SW2は列対応にそれぞ れ設けてあるリセット信号録59の自己画表対応のリセ スイッチング基子SW2のソース・ドレイン叫はダイオ ードDIのカソード望とリセットパルスVrsを与えるリ ット信号録59にそのゲート回を接続しており、また、 セットパルスT.ks雄子との向に狡猾してめる。

[0091] この構成により、前記リセット信号線駅動 回路53より前起リセット信号級にON(オン)(仏)(が 旧加されることで、スイッチング核子SW2がON(オ

る。この場合の両素生極電位Vrsは、両素電極重位とし ン)となった過去について、国味机物消化はVrsとな て与えるべき最小の信号電圧Vain 以下とする。

9

タに従った画像信号Vsig が、書き換えを行わない画案 ドワス袋が袋型次によりた海欠かれたにへが、いいた画 春届号線に加えられるi和Eは、書き換えを行う画器(通 **糸、リセットパルスか忘えた選素)にしいては弖保ドー** については、整選者子D1が非導通状態となる池EVof 【0092】次に行アドレス級緊動回路52により行ア f が印加される。

off なるレベルの電圧は整選素子DIが非導画状態とな 【0093】 0まり、佰号線ドライバ5 1 からは、鹵湯 信号級に対して書き換え実施対象画器(通常、リセット パルスを加えた国状)についたは国像アータに従った西 像信号Vsig が川力され、書き後えを行わない耐暴につ いては、Voff なるレベルの他にが用力される。このV

【0094】ここで各地正の関係は、例えば Ξ: Voff ≦Vrs≤Vmin ≦Vsig

る祖正である。

画者に対しては、リセット信号線緊動回路53から、リ セットは号が与えられることになり、このリセット信号 が与えられた風素のスイッチング茶子SW2は、オン状 頼となったリセットパルスTKS路 Fからのリセット(近)E Vrsがその画家の補助容量C。に与えられ、補助容量C 【0095】従って、行アドレス築からオン信号が与え られたスイッチング素子SW1は、画茶信号線から与え られる画像データの1台川により、ダイオードローがオン となったり、オフ状態となったりする。抜き枠えを行う s はりセット心にVrsになる。

オードDIに画像データを与えることで、画像データの **本谷(内ェレベル)とその画家の相切容はC。の保持出** れにより、最き込みの必要な囲落についてはダイオード ローが海道状態になって異者ゲータが光の過去の前切が 量で、 はい。 に与えられ、ここに保持され、液晶CLCの画素及 【0096】このような構成をとることによって、オン 正に基形したダイオードローが海道/非海道にたる。こ 5年供される。また、書き替えの必要のなかった順本は **ダイオードロ1が非洋面であるから補助がはC。には説 以俺になっているスイッチング基チSW1を介してダイ** ま流れず、その分、低消費電力化が図れる。

H.V.r.になっているので、新たにおき込みを行う必要が ダイオードD 1が発過/非導通になることにより、直接 10097] 全面占さ替えの必要な場合は、対象の興業 こりセットパルスを印加する。このリセットパルスが印 言された国体についてはその語形容はの。はリセット治 でてくる。これを、オン状態になっているスイッチング ※子SW1を介してダイオードD1に面像データを与え 51.とで、画像データの内容(岩)ミレベル)に対応して データ対応によき替えができることになる。

[0098]なお、曺き換えを行う回案に対しては別段 に故けたフレームメモリ等から画像情報を出力するよう な構成とすることができる。また、表示両面上で春き換 えの多い領域を定め、その領域に本具体例を特に川いる

るようにした。これにより、例えば、列方向に配列され た両者に対して走査線にON的圧が印加され、それらの [0099] このように、マトリックス状に配列した画 これを画業信号線と液晶の調素電極間に配置することに **よって、風味信り袋と直米回のスイッチング渋子がON 以修になった場合においても、信号級定位と両案電極也** 位の心圧関係によって画家への事き込み動作を制御でき 岡素が一括して選択されていた場合においても、國業信 **り数に加える(知正によっては整流者子により、非等通状 低になるため、何素准極への信号書き込みが行われない** ようにすることができる。よって同じ走並線に配設され た順素間においても選択的番き込み動作を行わせること ができる。そして、この場合、沓き換えを行う画案につ いては前フィールドの両像信号をリセットする動作が必 要となるため、西家内に有する別のスイッチング案子を 介し福助容量の電位をリセット電位にし、これによって 液晶セルの胴素電極と対向電極電流を一致させるように **ばに対して、国法代に独選者子(ゲイオード)を信し、**

の数け、前記スイッチング素子を制御するための走査線 【0100】このような構成により、書き替えを最小限 にして吸消費電力化を図ることができるようになる。次 に、1両案内にスイッチング素子を20、勉減素子を2 信号級地位と画案化極地位の池圧関係によって画案への **歩き込みおよび消去動作を制御できるようにした例を改** に、前記走査線の選択する位相を異ならせるようにし、 を、列方向に配列された画業に対し2本配数すると共 に第3の具体倒として説明する。

【0101】 (第3の具体例) 第3の具体例は、マトリ シクス状に配向された複数の異素のうち、個々の過去符 もしくは複数気の直接からなる直接プロック信に、リセ る。図6(4)は本発明の第3具体例に係る液晶及示数 置の要縮の構成を示すプロック図、図6(b)はその各 液晶セルの大まかなセル構成を示す図である。本具体例 の液晶及示数器は、図6に示すように、液晶及示パネル 60と、信号線ドライバ61と、行アドレス線駅動回路 62と、行両者カウンタ回路64と、行アドレス線信号 ットパルスを印加および任意選択県動を行うものであ 発生回路 65とを共縮する。

[0102] 図6 (b) に、各画茶毎に選択するための 液晶パネルのセル構成を示してあるが、基本的なセル構 或は、液晶 CLCと、植助容量 Cs と、スイッチング素子 * 数66に接続しており、スイッチング素子SW2はそ SW1およびSW2と、核流案子D1およびD2により なり、スイッチング核でSWIはそのゲートを行アドレ

【0103】また、信号数ドライバ61は直接対応の直 ボデータの他、Vrsなる地ドレベルのリセットは分と、 Vrsなる地圧レベルの非確を数人用信号を出力できるようにしてあり、前記行アドレス総撃向回路 62より行ディス級を7にON(オン)、地圧が印加されることで、スイッチング米子SW2がON(オン)となっ直米のうち、はき数えを行う喧楽に対しては回来信号線よりVrsなるシェット信号を発生して印加し、選き数えを行うない直米に対してはいsなる非視を発生して行加できる構成とした。

【の104】従って、的記行アドレス被駆動回路も2より行アドレス級も7に〇N(オン)紀圧を印加することで、スイッチング業子SW2がON(オン)となった画採のうち、宙き後えを行う顕某に対しては重議信号級よりVrs,なるリセット信号を印加することができ、谐き後えを行わない過去に対してはVnsなる非甚き後え川信号を印加することができる。

[0105]この場合のVrsは、顕素は極低位として与える・・さな小の活り切け(Vain 以下とし、Vrsは越素低極低として与える・・さな大の活身位近Vanx 以上とする。次に行アドン級ちちにON電形が印加され、スイッチング素子SW1がON(オン)となった直藻のうち、沓き後えを行う資素に対しては顕潔信号級より順度信号(超素データ)Vsig が印加され、また、輩き幾えを行わない顕実に対してはUrsが印加される。

[0106]各地圧関係は倒えば

Vrs≤Vain ≤Vsig ≤Vmrx ≤Vnrx ・・・・(2) ためる。この場合、行アドンス祭らち、ららについて、 同一の行アドレス祭母処回路から乱級されていても以い し、また別の行アドレス發展処回路から免別級となって いても良い。 (0107)このように、1面集内にスイッチング業子を2つ、整流案子を2つ有し、値記スイッチング業子を2つ、整流案子を2つ有し、値記スイッチング業子と2本代設され、前記さた数の選択する位相を異ならせるととに、信号級は位と面案電機電位の遺圧関係によって直承への違き込みおよび消土動作を制御できるようにした。この場合、整流業子が導通となる方向は近いに逆方向となるように配数し、これにより、例えば従来のように配数し、これにより、例えば従来のように例が向に配列された直接に対して走位級にON電圧が可能の対し、一路して違びされていた場合に対いても、信号級に加える遺圧によっては極端業子により、非

消去が行われないようにすることができるようになり、 低消費電力化を図ることができる。また、この場合、2 本の走登録が到力向のみに配列されているため、行アドレス級緊急回路のみによって実施できるもしくは共々の 行アドレス級緊急回路のみによって実施できるもしくは共々の 行アドレス級緊急回路を片頭に改置できるパネル構成が とれるため、ドライバが増えることによる配縁サイズが 大きくなるということを回避できる。

[0108] 画業信号機を整動する信号機ドライバと、 列アドレス機を駆動する例アドレス機関動態が投水面 に対し同じ國に配置することができるようにして、ドラ イベが強えることによる類様サイズが大きくならないようにした巡の変を大に数例する。 【の109】(第4の具体例)第4の具体例は、列方向に配款された列アドレス線および列アドレス場動画路を行する安示装置において、信号線ドライバと前払列アドレス線壁動回路とを安示面に対し同じ側に配置するもの

【の111】このため、図7(m)に示すように、例えば、列アドレス毅11と顕著信号線10の長さを変えることによって、顕著信号線のパッド12と到アドレス線のパッド73とは段の異なった(積一列とならない) 構成をとることができる。

【0112】図7 (b) はパッドとタブ配録75とのコンタクト部を示す。パッドとタブ配録75は、網えば異力性準値段74などを介し、導通させるものとする。このように、異方性導電版を用いることによって、同一のテーブキャリア上に信号数ドライバおよび例アドレス数級回路を実装することができるようになるため、例下ドレス級が超えたことによるモジュールの直積が増えることがなくなる。

【の113】 図7(c)は、本具体例において、信号線ドライバと列アドレス線線急回路とを同一のテープキャリアパッケージとした場合の構成を示すものである。次に液晶表示パネルにおいて、直承の声き込みの歯性が遅なることによる画案の単値において、解後する直義間で過程を残ならせること

等面状態になるため、画案出権への信号書き込みおよび

ができ、フリッカを制的することができるようにした例 を第5の具体例として配引する。

[0114] (第5の11体図)が5の14体図は、複数点素をマトリックス配列した製品表示数据において、解放する画素間においておき込みの選供を反応させることにより、循性が異なることで画素の関係が異なる場合に全じるフリッカを単位するものである。

【の115】図8には、全直末毎に類交するための液面パネルのセル構成を示してある。基本的なセル構成は、第1の具体圏とは質回染む、液晶のにと、晶型溶μの。と、スイッチング素子SW1およびSW2よりなり、スイッチング素子SW1は行アドレス線81に液態しており、スイッチング素子SW2は直縁プロックアドレス線82に液熱している。82に液熱している・

【0116】この場合、面米プロックは異なる信号級に 配設された画米を一つのプロックとする。これにより、 前記各アドレス級緊動回路12より補記各アドレス級 8 1にON (オン) 街にが印加され、メイッチング来子 5 W1およびSW2が同時にON (オン) となった画米に ついて、直米信号級 8 3 および 8 4 より 超級信号が印加 されることになるが、この具体例では信号級 8 3 と信号 級 8 4 では極性の異なる画像信号が印加されるようにす

【0117】また、強収された刷米プロックの周素のうち、+ (正確性)におき込みが行われた順本数と、一(負権性)におき込みが行われた断本数と、ほぼ同数であることが望ましい。また、極性の反転が近け数フレーム低に切り換えるようになっているのがよい。

[0118] このようにこの具体圏は、隣接する直装同において街き込みの極性を同一もしくは同一としないことによって、複性が異なることで直接の財政が異なる場合において、隣接回来間で強性を反続させるようにし、これによりフリッカを補償することを特徴とするものである。母き込みの機能が異なることによる直接の財政差がパソッカとなって現れる場合において、この具体例では保険では保険値域間で強性を異ならせることができるため、ソリッカを補償することができる。

【0119】この場合、マルチフィールド戦争でよく知られているように、確接する1両素毎に機能を反応させずに、複数回案プロック単位で反応させる、もしくは複数フィールドに払って反応を行うこともでき、視覚の時数当性において限認される領域に入らないようにすることで制質を十分維持できる。

【0120】次に動作クロックの周波数を低減する技術を頂めの具体例として説明する。

(第6の具体図) 第6の具体図は、1行内に潜き換えを行う組織と当き殺えを行わない関係が合まれている場合に、国優は与のアドレスに合わせてクロックを突破されて、アカカ数をコース。

[0121] 四911本范明の第6具体例に係る各部の信

り彼形を示す。画像信号を受けて画業信号線に選某データを用力する信号線ドライバ1 1には、画像信号である 画像データQと、クロックCKと、アドレス指定信号A Dとを入力する。その際、本具体解では、クロックCK を連続発生ではなく、停止期間を設けた図りの面をとす 【0122】面像データのは図のに示すように、昔き後えを行う回来に対する画像データをQsとし、古き後とを行わない回来に対する画像データをQsとする。また、STHはスタートバルスであり、留号数ドライバーには、クロックCKによりシフト勢作するシフトレジスタを設けて画像データをシフトする構成とするが、このSTHは信号数ドライバー1における第1段10シフトレジスタへ画像データ人が開始を指示するスタートバトレジスタへ画像データ入が開始を指示するスタートバ

[0123]本具体別における信号線ドライバ11はスタートパルス人力後、シフトレジスタへの顕像データ入力が開始されるが、アドレス信号ADによってクロックにおが御碑されるため、画像データQのシフト回数も制御されることになる。ただし、この場合、輩き機えを行う画系の画像データは、STHに同期してコントロール回路より、信号線ドライバ11へ入力されなければならない。ここで、コントロール回路は図示はしていないが減品表示装置の認識の小路を引るものである。

【0124】また、国後リライン中において、総お教えを行う直法と直法の国におき教えを行う直法が直接が含まれる場合にも、同一行の国後アータのうち、ソフト回数の多いものから国際アータをSTHに回路して信号様ドライベに入力された耳段い。

【の125】このように、本具体例によわば、面茶へのおき後えを行わない回案が存在する場合に、信号級へのクロックを停止する、もしくは抜き幾えを行う順深のアドレスに合わせてクロックの周数数を低くすることができるため、信号級ドライバでのクロックによる消費化り、また、順像データをシフトさせるために消費する電力、また、順像データをシフトさせるために消費する電

カを庇破できる。 【0126】図10はクロック局改数を低くする別の具体例に係る各部の信号波形図である。本具体例にはいては、1フレームの画像人力を開始を指示するスタートバルスSTVに同期させて、1フレーム分の輩き換えを行う順法に対する回線データを、谐き込みラインに無関係に、シリアルに信号数ドライバに入力開始させるように [0127]この場合、画像データはクロックが入力されている間だけ、人力させるようにできる。他し、コントロールパネルからの旧力はアドレス信号に合わせて変後されており、必ずしも1ライン分の画像データがプロック単位で送られる必要はない。また、この場合、クロックを存止させずに表示画像に合わせて低速化すること

【0128】以上、本苑明を図示の各具体例に説明した スイッチング案子と整演案子の配置方法も変えることが でき、本発明は各具体例に限定されるものではなく、そ の要旨を逸脱しない範囲で、種々変形して実施すること が、行アドレス線と列アドレス線を人れ換えることも、

[0129] 次に圓米毎に任意に遊択が可能であり、審 き換えたい部分だけ狡示信号を伝送し、書き換えない部 分については表示信号を伝送する必要をなくして、メモ リ機能をどこかに有する液晶表示装置であれば、伝送僧 号により消費される電力を大幅に低級できるようにした 例をガ1の具体倒として説明する。

[0130] (第7の114例) 図11に第7の月体例の す。凶11で、スイッチング柴子であるTFTトランジ スタTrlとTr2のVthは歩に4〔V〕とする。Vgl は遊択債号であり、ON (オン) が5 [V] で、OFF (オフ) が0 [V] である。また、V_SIには、ある時間 は遊妖信号、ある時間は顚楽信号が入力される。遊択信 1)を遊択して抜き込む場合について示している。まず 身時は、ONが10 [V]、OFFが5 [V] である。 [0131]図12 (a)のタイミング図は回接 (1, 構成を、また、図12に駆動タイミングチャートを示 また、画菜信号時は0~-4【V】まで変化する。な お、交流駆動の場合は駆動電圧2 [V]の場合となる。 はじめに、VglとVslを同時に遊択状値とする。つま 9. Vg 1 t5 [V] . Vs 1 t 1 0 [V] とする。

9、V_{PI}に遊妖信号5 [V] が事者込まれる。次に、V siを画像信号である-4 [V]に変化させると、Tr1 は〇ドド状態となり、違状は号はホールドされる。この ホールド期間に画像信号をTr2を通して轟き込む。次 に、Vg1の強伏を終了し、0 [V] に格とすと兆に、V *|を降灰にひちへ10 [V] の倉屋に戻すとTrlがO 【ロ1 33】その後、次の遺状期間までVg1は遺状状態 にならないので、画楽に沓き込まれたー4 [V] の亀圧 V_{×1}が遊択であろうとなかろうとV₈₁か非選択である限 り、TFIを通して強权信号期間は非路权信号が画案の 特別に設けられた容量で。」は脳楽信号がVs」に入力され 場合によっては浮遊客屋のみで足りることから、特に数 -4 [V] までしか変化しないので、Tr2のV hであ 遊択信号として書き込まれるので、画茶の遊択信号の保 ける必要はないし、また、非遺状期間は画像信号は0~ N状態となり、非遊状信号がVplとして遊き込まれる。 [0132] この時、TrlはON (オン) 状態とな は次の遊队期間に入る時までホールドされる。つまり、 ている別問のみ、保持できるレベルであれば良いため、 る4 [V] を悩えないため、ONになることはない。

に、図00A (b) に示したように、OFドするときに 少しオーバーシュートをVg1に持たせることも考えられ (非徴以信号レベル:ここでは5 [V])を出力し、V s.Jの信号自体が変化しないようにレベル設定する事もで は、クロストークの原因にもなるので、これを切ぐため きる。また、OFF(オフ)する時間がかかる場合に

FTを用いた場合について示したが、ロチャンネルを岐 れる。動画の伝送には、MPEG2が今後、利用される る。従って、表示についてもプロック単位で行うように [0135] 以上説明した具体例では、nチャンネルT 1 国来遊択について説明したが、ブロック(例えば、8 ×8 回港や16×16 回装)年に、遊択する場合も合ま 用しても本語則は適用可能である。また、本具体例は、 ようになるが、この圧縮処理はプロック単位で行われ した方が、適合性が良いし、MPEG情報を利用し場

あるため、書き換えたい部分だけ表示信号を伝送し、番 では、大幅に伝送信号により消費される進力を小さくす 【0136】このように、國藩毎に任意に登択が可能で き換えない部分については表示信号を伝送する必要がな くなるため、メモリ機能をどこかに有する液晶表示装置 ることができる。

に、信号線ドライバを時分割された遺灰信号時と画像信 【0137】以上、詳細に説明してきたように、第7の 具体例によれば、列方向の選択用の信号線を新たに設け ることなく、國素毎の任意選択が可能となり、動いた部 分のみ、苗換を行うことにより、動画像でも大幅に消貨 パを画案電圧駆動用と強状用の両方に使用することがで 片側に置くことができるようになるので、液晶パネルは **時時で異ならせることにより電源電圧を低減し、低耐圧** 出力を低減することができる。また、信号線彫動ドライ きるので、別々のドライバを両側に配置することなく、 その構造として狭額緑構造とすることができる。さら の低コストドライバを使用することができるようにな

[0138]

ック毎に選択駆動することができるため、谐き換え必要 【発明の効果】本発明によれば、マトリックス状に配列 した個々の回来もしくは複数個の回来からなる回来プロ としない面表大々に対し、保りを用力する必要が無くな り、消費化力を大幅に低減できる。また、ブロック値に なり、その分低消費電力化可能である。また、本発明に よれば、整選券子を有し、調素電極電位と信号線電極電 **宣との追信関係によって、当き換えを行わない回来に対** して遊き換えを削御できるため、沓き換え必要としない 国業夫々に対し、信号を出力する必要が無くなり、消費 他力を大幅に低減できる。また、本発明によれば、画案 ブロックアドレス鎮路動回路を必要としない、 もしくは アドレス袋がつながるので、アドレス袋の容毀が小さく

> 【0134】 0まり、同一の信号線Vs1でも、信号レベ ルを変えることにより選択信号と画像信号を分ける事が 可能となる。さらに、消費権力を下げるために、非強択

信号力SUJJされた後は、直後信号でも、同じレベル

また、本発明によれば、倡导線ドライバへのクロックを **烽止、もしくは低速化することができるため、信号級ド** 信号線ドライバと画味プロックアドレス線彫動回路とを **炎示値に対して同じ側に配置できるパネル構成をとるこ** とができるため、同一表示両面面積の液晶表示装置であ れば、液晶モジュールとしてのサイズを小さくすること ができる。また、本発明によれば、岨茶ブロック内で衝 住の異なる国家を日氏同数学の許さ込み動作できるた め、フリッカを発生させることなく脳質を改辞できる。 ライバの消費電力を大幅に低減できる。

[0139] 宋九、本苑明によれば、阿桑位に信贷に遊 **以が可能であるため、 基き換えたい部分だけ表示信号を** る必要がなくなるため、メモリ機能をどこかに有する液 伝送し、書き換えない部分については表示信号を伝送す 品表示装置では、大幅に伝送信号により消費される電力 を小さくすることができる。

[図1] 本発明を説明するための図であって、本発明の [図画の簡単な説明]

第1の具体例に係る液晶表示装置の要部構成とその液晶 パネルのセル構成を示す図。

[図2] 本発明を説明するための図であって、図1の装 置における行アドレス線壁動回路および画案プロックア ドレス線駆動回路での信号処理値様を示す図。

[図3] 本発明を説明するための図であって、図1の装 **趾における各部の信号改形図と画案の強択状況とを示す** [図4] 阿具体例における画家プロック構成の一例を示

[図5] 本種明を説明するための図であって、本発明の 第2の具体側に係る液晶表示装置の要部構成とその液晶 パネルのセル構成を示す図。

【図8】本発明を説明するための図であって、本発明の 第3の具体質に係る液晶及示数器の要部構成とその液晶 パネルのセル構成を示す図。

[図7] 本范明を説明するための図であって、本苑明の [図8] 本発明を説明するための図であって、本発明の 第5の具体例に係る液晶表示装置の液晶パネルのセル構 第4の具体例に係る液晶表示装置の配線構成を示す図。 成を示す図。 |図9| 本苑明を説明するための図であって、本発明の 筑6の具体例に係る液晶設示装置の各部の信号波形図を [図10] 本発明を説明するための図であって、本発明 の第6の別の具体例に係る液晶表示装置の各部の信号波 形図を示す図。

[図11] 本発明を説明するための図であって、本発明 の第7の具体例の構成を示す図。 [図12] 本発明を説明するための図であって、本発明 の第7の具体例における駆動タイミングを示す図。 [図13] 従来の液晶表示装置の要部構成とその液晶パ ネトのセト権収を示す図。

[図14] 従来の例を示した図。 [作号の説明]

10, 50, 60…液晶表示パネル

11, 51, 61…信号線ドライバ

12, 52, 62…行アドレス級駆動回路

| 4, 54, 64…行画紫カウンタ回路

15, 55, 65…行アドレス報信号発生回路

| 3…國米ブロックアドレス線撃動回路

1 6… <u>関素プロックカウンタ</u>回路

1~…回米ブロックアドレス線信号発生回路 23…リセット信号線駆動回路

5 6 …リセットカウンタ回路

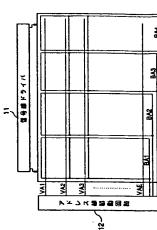
5.7…リセット信号発生回路

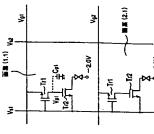
SW1, SW2…スイッチング珠子

CLC…淡記

C. …桶助容量。

<u>×</u>





Ξ

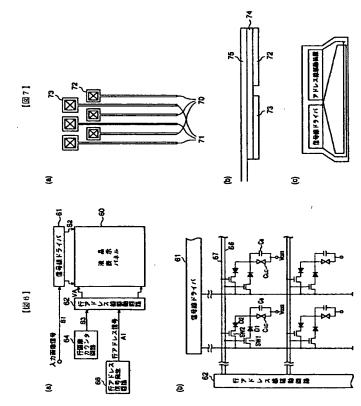
(16)

特開中9-329807

(12)

Ę

(18)



梅闘平9-329807

(17)

This Page is Inserted by IFW Indexing and Scanning Operations and is not part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

□ BLACK BORDERS
□ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
□ FADED TEXT OR DRAWING
□ BLURRED OR ILLEGIBLE TEXT OR DRAWING
□ SKEWED/SLANTED IMAGES
□ COLOR OR BLACK AND WHITE PHOTOGRAPHS
□ GRAY SCALE DOCUMENTS
□ LINES OR MARKS ON ORIGINAL DOCUMENT
□ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY

IMAGES ARE BEST AVAILABLE COPY.

☐ OTHER: ____

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.